
Inhalt

Inhalt	iii
Zusammenfassung	ix
1 Einleitung und physikalische Motivation	1
1.1 Historische Entdeckung der Atome und ihrer Eigenschaften	1
1.2 Der Atomkern, Baryonen, Mesonen und Quarks	3
1.3 Das Standardmodell	8
1.3.1 Elektromagnetische Wechselwirkung	9
1.3.2 Schwache Wechselwirkung	9
1.3.3 Starke Wechselwirkung	9
1.4 Moderne Quarkmodelle	11
1.4.1 Modell von Capstick und Isgur	11
1.4.2 Bonn-Modell	12
1.4.3 Diskrepanzen zwischen Theorie und Experiment	12
2 CB-ELSA-Experiment	15
2.1 Elektronenstretcheranlage ELSA	15
2.2 Übersicht über das Experiment	16
2.3 Radiator-Target	19
2.4 Tagging-System	19
2.5 Møller-Polarimeter	21
2.6 Target	22
2.6.1 Polarisiertes Target	22
2.6.2 Unpolarisiertes Target	22
2.7 Innendetektor	23
2.8 Crystal-Barrel-Detektor	24
2.9 Vorwärtsdetektoren	26
2.9.1 Forward-Plug	26
2.9.2 Mini-TAPS-Detektor-Array	28
2.9.3 MOMO-Detektor	29
2.9.4 Flugzeitwand	29
2.9.5 Spurverfolgungsdetektor	30
2.10 Photonenintensitätsmonitor	30
2.11 Datenakquisitionssystem	31
3 Photoproduktion $\gamma p \rightarrow p\pi^0\pi^0$	35
3.1 Theoretische Modelle	36
3.1.1 Lüke und Söding	36
3.1.2 Modell von Gómez-Tejedor und Oset	37
3.1.3 Murphy- und Laget-Modell / Laget-Modell	38

3.1.4	Vorhersagen der beiden Modelle	40
3.2	Bisherige Messungen zur Doppelpionproduktion	41
3.2.1	Messungen an MAMI	41
3.2.2	Messungen an GRAAL	43
3.2.3	Messungen an ELSA	47
3.3	Partialwellenanalyse	50
3.4	Ergebnisse der Partialwellenanalyse der Crystal-Barrel-Daten	51
3.5	Neue Doppelpolarisationsexperimente	54

4	Grundlagen Analog-Digital-Konverter	59
4.1	Allgemeines	59
4.2	Digitalisierungsfehler von ADCs	62
4.3	Funktionsprinzip von Analog-Digital-Konvertern (ADCs)	63
4.3.1	Integrierender Dual-Slope-ADC	63
4.3.2	Flash-ADCs	64
4.4	Beispiele für ADC-Systeme	65
4.4.1	LeCroy 1885F Fastbus integrierender ADC	65
4.4.2	Struck DL300 Flash-ADC	65
4.5	Vergleich des Digitalisierungsfehlers eines integrierenden ADC und des DL300-Flash-ADC	67
5	Grundlagen technische Realisierung	71
5.1	DAQ CPUs - VMIC	71
5.2	Struck DL300 Flash-ADC System	73
5.2.1	Systembeschreibung	74
5.3	Rekonfigurierbare Logik (PALs, FPGAs und ASICs)	76
5.4	Hardwarebeschreibungssprache VHDL	78
5.5	PMC-FPGA-Karte	80
5.6	Xilinx Entwicklungsumgebung	82

6	Implementierung des DL300-CPU-Interfaces	85
6.1	Alpha-Data-Karte	85
6.1.1	Externer Anschluss	85
6.1.2	Application-Programming-Interface (API)	86
6.2	DL300-System	86
6.2.1	ADC-Module DL305 und DL310	86
6.2.2	DL307-Interface-Modul	86
6.2.3	DL302-Scanner-Modul	87
6.3	Anforderungen und Aufgaben für die Implementierung	89
6.4	VHDL-Dateien	91
6.5	PCI-Anbindung	92
6.5.1	Direct-Slave-PCI-Statemaschine und DMA-Memory-Transfer	92
6.5.2	PCI-Register	93
6.6	SSRAM-Anbindung	96
6.7	Statemaschinen	99
6.7.1	dl_cycle	101
6.7.2	dl_read	105
6.7.3	dl_write	106
6.7.4	Multiplexer	106
6.7.5	dl_setdac	108
6.7.6	dl_samp	109
6.7.7	dl_fast	110
6.7.8	dl_hit_search	112
6.7.9	dl_xfer_hits	114
6.8	Analysefunktionen	116
6.9	Fehlerdiagnose	116
6.10	Zeitmessung	117
6.11	Software DL300-System - libdl300	118
6.11.1	Konstruktor und Destruktor	118
6.11.2	Setzen und Lesen von Parametern oder Werten	119
7	Ergebnisse	121
7.1	Vergleich der Energieauflösung	121
7.1.1	Spektrum mit radioaktiver Quelle	123
7.1.2	Vergleichsmessungen ADC-FADC	125
7.1.3	Vergleich linker und rechter FADC-Kanal	126
7.2	Messungen mit kosmischer Strahlung	127
7.2.1	Cosmic-Spektrum	128
7.2.2	Analyse der Pulsform und Vergleich mit TDC-Daten	129
7.3	Auslesegeschwindigkeit des FPGA-Interfaces	135
7.3.1	Analyse einer Leseoperation	135
7.3.2	Initialisierung Sampling	138
7.3.3	Initialisierung Fastscan	139

7.3.4	Suche nach Ansprechern - Hitscan	140
7.3.5	Transfer der Daten vom DL300-Crate ins SSRAM	143
7.3.6	DMA-Transfer der Daten	144
7.3.7	Zusammenfassung und prognostizierte Datenrate für den Vorwärtsdetektor	147
7.4	FPGA-Nutzung	148
8	Zusammenfassung und Ausblick	151

A	FPGA-Interface	153
A.1	Belegung des Frontio-Steckers	153
A.2	Funktionen des Alpha-Data SDK	154
A.3	Speicheradressierung der DL300-Module	157
A.4	Register der DL300-Module	158
A.5	Quellcodedateien des Interfaces	161
A.6	Einbindung der Direct-Slave-Statemaschine	162
A.7	Prozesse zum Lesen und Schreiben der PCI-Register	162
A.8	PCI-Register des DL300-Interfaces	163
A.9	Beispiel Zeitüberschreitungszähler	165
A.10	Beispiele für Multiplexer	166
A.11	Format der Daten zum Setzen der DACs	167
A.12	Setzen der Digital-Analog-Konverter	167
A.13	Datenformat im SSRAM	168
A.14	Registerbelegung DL300-Interfaces	169
A.15	API-Funktionen	171
B	DAQ-Steuerungssoftware und Logsystem	175
C	Synchronisationsmodul	179
C.1	Hardware	179
C.2	Software	180
D	Seriellles Interrupt-Kernelmodul	185
E	Literatur	191
F	Abbildungen	197
G	Tabellen	203
H	Quellcode	205
	Danksagung	207